

## CIRCUIT FOR DRIVING DISPLAY DEVICE AND ITS DRIVING METHOD

**Publication number:** JP2003295828

**Publication date:** 2003-10-15

**Inventor:** HASHIMOTO YOSHIHARU

**Applicant:** NEC MICROSYSTEMS LTD

**Classification:**

**- international:** G09G3/30; G09G3/20; G09G3/32; G09G3/36;  
H01L51/50; G09G3/30; G09G3/20; G09G3/32;  
G09G3/36; H01L51/50; (IPC1-7): G09G3/30; G09G3/20

- European: G09G3/32A; G09G3/36C14A

**Application number:** JP20020104738 20020408

**Priority number(s):** JP20020104738 20020408

**Also published as:**



US7113156 (B2)  
US2006152453 (A1)  
US2003189541 (A1)  
CN1258167C (C)

CN1258167C (C)

CN1258167C (C)

CN1258167C (C)

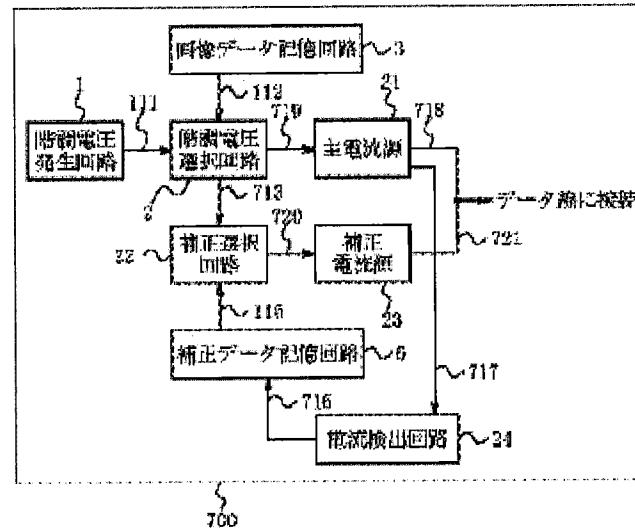
CN1258167C (C)

 CN1256167C (C)

**Report a data error here**

## Abstract of JP2003295828

**PROBLEM TO BE SOLVED:** To provide a driving circuit for display device capable of suppressing generation of display unevenness by reducing variations in voltage or variations in current of the data driving circuit of a display device.



Data supplied from the **esp@cenet** database - Worldwide

**Family list****7** family members for: **JP2003295828**

Derived from 4 applications

[Back to JP2003295828](#)**1 Driving circuit for display device****Inventor:** YOSHIHARU TAKAMOTO (JP)**EC:** G09G3/32A; G09G3/36C14A**Applicant:** NEC ELECTRONICS CORP (JP)**IPC:** *G09G3/30; G09G3/20; G09G3/32* (+10)**Publication info:** **CN1258167C C** - 2006-05-31**CN1450510 A** - 2003-10-22**2 CIRCUIT FOR DRIVING DISPLAY DEVICE AND ITS DRIVING METHOD****Inventor:** HASHIMOTO YOSHIHARU**Applicant:** NEC MICROSYSTEMS LTD**EC:** G09G3/32A; G09G3/36C14A**IPC:** *G09G3/30; G09G3/20; G09G3/32* (+9)**Publication info:** **JP3866606B2 B2** - 2007-01-10**JP2003295828 A** - 2003-10-15**3 Driver circuit of display device****Inventor:** HASHIMOTO YOSHIHARU (JP)**Applicant:** NEC ELECTRONICS CORP (US)**EC:** G09G3/32A; G09G3/36C14A**IPC:** *G09G3/30; G09G3/20; G09G3/32* (+9)**Publication info:** **US7113156 B2** - 2006-09-26**US2003189541 A1** - 2003-10-09**4 Driver circuit of display device****Inventor:** HASHIMOTO YOSHIHARU (JP)**Applicant:** NEC ELECTRONICS CORP**EC:** G09G3/32A; G09G3/36C14A**IPC:** *G09G3/30; G09G3/20; G09G3/32* (+7)**Publication info:** **US2006152453 A1** - 2006-07-13Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-295828

(P2003-295828A)

(43)公開日 平成15年10月15日 (2003.10.15)

(51)Int.Cl.<sup>7</sup>

G 0 9 G 3/30

3/20

識別記号

6 1 1

6 1 2

6 2 3

F I

C 0 9 G 3/30

3/20

テーマコード(参考)

K 5 C 0 8 0

6 1 1 H

6 1 2 E

6 2 3 F

6 2 3 N

審査請求 有 請求項の数20 O L (全 12 頁) 最終頁に続く

(21)出願番号

特願2002-104738(P2002-104738)

(22)出願日

平成14年4月8日(2002.4.8)

(71)出願人 000232036

エヌイーシーマイクロシステム株式会社

神奈川県川崎市中原区小杉町1丁目403番

53

(72)発明者 楠本 義春

神奈川県川崎市中原区小杉町1丁目403番

53 エヌイーシーマイクロシステム株式会  
社内

(74)代理人 100109313

弁理士 机 昌彦 (外2名)

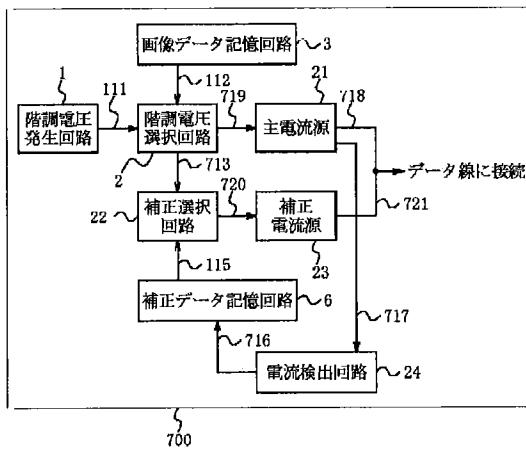
最終頁に続く

(54)【発明の名称】 表示装置の駆動回路およびその駆動方法

(57)【要約】

【課題】表示装置のデータ駆動回路の電圧ばらつき、または電流ばらつきを軽減し、表示むらの発生を抑える表示装置の駆動回路を提供する。

【解決手段】液晶などのガンマ特性に合わせた複数の電圧値を発生する階調電圧発生回路1と、表示装置に表示される画像データを記憶する画像データ記憶回路3と、階調電圧発生回路1で発生した複数の電圧値から画像データ記憶回路3に記憶されたデジタルデータに応じて、1値を選択する階調電圧選択回路2と、画像データに応じて選択された電圧を受け、所定の電圧で液晶などのデータ線を駆動する増幅器4と、増幅器4の電圧ばらつきを検出する電圧検出回路7と、増幅器4の電圧ばらつきの状態を記憶する補正データ記憶回路6と、増幅器4の出力電圧ばらつきを補正する電圧補正回路5とを備える。



【特許請求の範囲】

【請求項1】 複数の走査線と複数のデータ線とがマトリクス状に配置された表示装置の駆動回路において、前記表示装置に入力される画像データを記憶する第1記憶手段と、前記表示装置を駆動する際に、前記表示装置で使用される複数の電圧を発生する第1電圧発生手段と、前記画像データに応じて、前記複数の電圧から1つの電圧を選択する第1選択手段と、前記データ線を駆動する少なくとも増幅器を含む第1駆動手段と、前記第1駆動手段の出力電圧のばらつきを検出する第1検出手段と前記第1駆動手段の出力電圧のばらつきの状態を記憶する第2記憶手段と、前記第1駆動手段の出力電圧を補正する第1補正手段と、を備えることを特徴とする表示装置の駆動回路。

【請求項2】 前記第1補正手段は、前記第2記憶手段に記憶された補正データに応じて、前記増幅器を構成する対をなす差動入力段の一方に流れる電流値を可変させることにより、前記増幅器のオフセット電圧値を可変させる請求項1に記載の表示装置の駆動回路。

【請求項3】 前記第1補正手段は、前記増幅器の差動入力段の第1トランジスタに並列に接続した第2トランジスタと、前記第2トランジスタのゲート電極に第1スイッチと第2スイッチの一端を接続し、前記第1スイッチの他端を前記第1選択手段の出力端または前記増幅器の出力端に接続し、前記第2スイッチの他端を前記第2トランジスタのソース電極に接続し、前記補正データに応じて前記第1スイッチおよび前記第2スイッチを開閉し前記第2トランジスタを活性または非活性状態とすることで増幅器の差動入力段の一方に流れる電流値を可変させることを特徴とする請求項1または2に記載の表示装置の駆動回路。

【請求項4】 前記第1検出手段は、2つの増幅器の出力電圧を比較する第1比較回路と、2つの増幅器の出力電圧差をデジタルデータに変換する第1A/D変換回路と、を備えることを特徴とする請求項1乃至3のいずれか一項に記載の表示装置の駆動回路。

【請求項5】 前記増幅器の出力端子に第3スイッチと第4スイッチを並列に接続し、前記出力電圧のばらつき検出時に、前記第3スイッチおよび第4スイッチを制御する第1スイッチ制御回路を備えることを特徴とする請求項1乃至4のいずれか一項に記載の表示装置の駆動回路。

【請求項6】 前記第1比較回路と前記第1A/D変換回路は、それぞれ1個づつまたは3個づつあることを特徴とする請求項1乃至5のいずれか一項に記載の表示装置の駆動回路。

【請求項7】 複数の走査線と複数のデータ線とがマ

トリクス状に配置された表示装置の駆動回路を駆動する駆動方法において、前記表示装置に入力される画像データを第1記憶手段に記憶する第1記憶ステップと、前記表示装置を駆動する際に、前記表示装置で使用される複数の電圧を発生する第1電圧発生ステップと、前記画像データに応じて、前記複数の電圧から1つの電圧を選択する第1選択ステップと、少なくとも増幅器を含む駆動手段で、前記データ線を駆動する第1駆動ステップと、前記第1駆動ステップによる出力電圧のばらつきを検出する第1検出ステップと、前記第1駆動ステップによる出力電圧のばらつきの状態を第2記憶手段に記憶する第2記憶ステップと、前記第1駆動ステップによる出力電圧を補正する第1補正ステップとを有する駆動方法。

【請求項8】 前記増幅器の電圧ばらつき検出をする第1検出ステップは、前記増幅器の出力電圧が最大または最小となる基準増幅器を選び、前記基準増幅器の出力電圧に対して他の増幅器の出力電圧の差をデジタルデータに変換し、前記第2記憶手段に記憶することを特徴とする請求項7に記載の表示装置の駆動方法。

【請求項9】 前記増幅器の電圧ばらつき検出をする第1検出ステップは、表示装置の電源投入時または補正信号により任意の時間に行うことを特徴とする請求項7乃至8のいずれか一項に記載の表示装置の駆動方法。

【請求項10】 前記増幅器の電圧ばらつきを検出する第1検出ステップの前に、表示装置の画面を全白などすべて同じ表示色にし、前記増幅器の電圧ばらつきを検出している時に、走査線駆動を非選択状態で停止することを特徴とする請求項7乃至10のいずれか一項に記載の表示装置の駆動方法。

【請求項11】 複数の走査線と複数のデータ線とがマトリクス状に配置された表示装置の駆動回路において、前記表示装置に入力される画像データを記憶する第3記憶手段と、

前記画像データに応じた電流値で、前記データ線を駆動する少なくとも電流源を含む第2駆動手段と、前記第2駆動手段の出力電流ばらつきを検出する第2検出手段と前記第2駆動手段の出力電流ばらつきの状態を記憶する第4記憶手段と、

前記第2駆動手段の出力電流を補正する第2補正手段

と、を備えることを特徴とする表示装置の駆動回路。

【請求項12】 前記第2駆動手段は、前記画像データに応じて制御される第1電流源と、第1電流源の電流ばらつきを補正する第2電流源とを備え、前記第2電流源は、前記第3記憶手段に記憶した補正データに応じて活性または非活性状態となるように制御されることを特徴とする請求項11に記載の表示装置の駆動回路。

【請求項13】 前記第2電流源は、重み付けした複数

の電流源で構成することを特徴とする請求項11乃至12のいずれか一項に記載の表示装置の駆動回路。

【請求項14】前記第2検出手段は、2つの電流源の出力電流を比較する第2比較回路と、2つの電流源の出力電流差をデジタルデータに変換する第2A/D変換回路と、を備えることを特徴とする請求項11乃至13のいずれか一項に記載の表示装置の駆動回路。

【請求項15】前記第1電流源の出力端子に第5スイッチと第6スイッチを並列に接続し、出力電流ばらつき検出時に、前記第5スイッチおよび第6スイッチを制御する第2スイッチ制御回路を備えることを特徴とする請求項10乃至13のいずれか一項に記載の表示装置の駆動回路。

【請求項16】前記第2比較回路と前記第2A/D変換回路は、それぞれ1個づつまたは3個づつあることを特徴とする請求項11乃至15のいずれか一項に記載の表示装置の駆動回路。

【請求項17】複数の走査線と複数のデータ線とがマトリクス状に配置された表示装置の駆動回路を駆動する駆動方法において、

前記表示装置に入力される画像データを第3記憶手段に記憶する第3記憶ステップと、

前記画像データに応じた電流値に基づいて、少なくとも電流源を含む駆動手段で、前記データ線を駆動する第2駆動ステップと、

前記第2駆動ステップの出力電流ばらつきを検出する第2検出ステップと、

前記第2駆動ステップの出力電流ばらつきの状態を第4記憶手段に記憶する第4記憶ステップと、

前記第2駆動ステップの出力電流を補正する第2補正ステップと、を備えることを特徴とする表示装置の駆動回路を駆動する駆動方法。

【請求項18】前記第2検出ステップは、前記第2駆動ステップの出力電流が最大または最小となる基準電流源を選び、前記基準電流源の出力電流に対して他の第1電流源の出力電流の差をデジタルデータに変換し、前記第4記憶手段に記憶することを特徴とする請求項17に記載の表示装置の駆動方法。

【請求項19】前記第2検出ステップは、表示装置の電源投入時または補正信号により任意の時間に行うことを見徴とする請求項17乃至18のいずれか一項に記載の表示装置の駆動方法。

【請求項20】前記第2検出ステップの前に、表示装置の画面を全白などすべて同じ表示色にし、前記第1電流源の電流ばらつきを検出している時には、走査線駆動を非選択状態で停止することを特徴とする請求項17乃至19のいずれか一項に記載の表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、表示装置の駆動

回路およびその駆動方法に関し、特に出力精度が要求される有機ELなど自発光型の表示装置の駆動回路および駆動方法に関する。

【0002】

【従来の技術】近年、携帯電話を始めとする情報電子機器が、世の中に広く用いられていることは、周知の事実である。また、情報電子機器が、その表示機器として、有機ELなど自発光型の表示装置を有していることもよく知られている。このような有機ELなど自発光型の表示装置の代表的なものの一つであるマトリクス型表示装置も、周知である。

【0003】このようなマトリクス型表示装置として、例えば、図21または図22に示すような表示装置も知られている。

【0004】図21に記載の上述した従来のマトリクス型表示装置2100は、データ線駆動回路2103に接続される複数のデータ線（図示していない）と、走査線側駆動回路2102に接続された複数の走査線とを有し、その各交点には、液晶や有機ELなどを備える有機ELパネル2101を有する構成である。

【0005】図17は、能動素子にTFT1703を用いたTFT液晶セル1701の等価回路図で透過率を電圧で制御する。図18は、2個のTFT(1803, 1806)を使用した有機ELセル1801の等価回路図で、輝度を電圧で制御する。図19は、単純マトリクス型有機ELセル1901の等価回路図、図20は4個のTFT(2003, 2006, 2008, 2009)を使用した有機ELセル2001の等価回路図で、輝度を電流で制御する。

【0006】従来のマトリクス型表示装置の電圧制御型のデータ駆動回路1400は、階調電圧発生回路1で発生する複数の電圧（図14を参照）を、階調電圧選択回路2で、画像データに応じて1電圧値を選択し、増幅器4を介してデータ線を駆動している。

【0007】階調電圧選択回路2は、画像データのビット数が多くなると、ビット数に比例してそのチップ占有面積が大きくなるので、構成素子の面積を小さくするためインピーダンスが高くなる。そのため、階調電圧選択回路2で選択した電圧を増幅器4でインピーダンス変換しデータ線を駆動している。

【0008】液晶表示装置では、駆動電圧範囲は3～5Vで、画像データは、携帯電話などでは4～6ビットが一般的である。

【0009】また、電流制御型のデータ駆動回路は、図15に示すような重み付けした複数の電流源31でデータ線を駆動する。

【0010】表示装置のデータ駆動回路は、一般に集積化され、表示装置の水平方向のデータ線数と同じ出力端子数を有する。または、図22に示すように、1つのデータ駆動回路に複数のデータ線を並列に接続した場合に

は、表示装置のデータ駆動回路は、画素数／並列数の出力端子数を備え、その出力端子数は数十から数千以上になる。半導体製造装置などでは、製造ばらつきにより電圧ばらつきや電流ばらつきを生じる。

【0011】そのため、特開平4-142591号公報には、液晶表示装置のデータ駆動回路の出力電圧ばらつきを低減するために、出力電圧ばらつきを補正するデータをあらかじめ記憶手段に記憶させておき、映像信号にクロック信号と同期した記憶手段のデータを加算した信号によって液晶を駆動することで出力電圧ばらつきを低減する方法が提案されている。

#### 【0012】

【発明が解決しようとする課題】しかしながら、特開平4-142591号公報に記載の液晶表示装置のデータ駆動回路のように、画像データと補正データを加算する方式だと以下の問題を生じる。

【0013】液晶表示装置では、液晶の表示むらが認識できる電圧差は約5mV程度である。これは、液晶の駆動電圧範囲が3Vの場合、 $3000\text{mV}/5\text{mV} = 600$ で9ビット（512値）以上の精度を必要とする。つまり、駆動回路の電圧ばらつきを補正するには、補正データは9ビット以上必要となる。

【0014】画像データが6ビットの場合でも、加算回路以降の回路は9ビット以上となるため、データ駆動回路の回路規模が大きくなる。

【0015】また、液晶の電圧-透過率特性（図12）や、有機ELの電圧-輝度特性（図13）は、非線型のため、電圧に応じて補正量が異なるため、単純に画像データと補正データを加算することができないので、画像データごとの補正データが必要となり、補正データ記憶回路がさらに膨大となる。

【0016】有機EL表示装置では、輝度-電流特性に線形性があるため、複数の重み付けした電流源で駆動している。この場合、特開平4-142591号公報から容易に推測できるように、出力電流ばらつきを補正するデータをあらかじめ記憶して、電流値を補正する方法が考えられるが、重み付けした電流源は、それぞれ独立してばらつくため、単調増加性が失われる場合があり、それぞれの画像データのビットごとに補正データが必要になるため、補正データ記憶回路が膨大になる。

【0017】さらに、あらかじめ駆動回路のばらつきを補正データとして記憶するために製造時点でのばらつきをROMなどに記憶することになるため、使用条件の変化（温度変化や経時変化）に対してばらつきを補正することができない。

#### 【0018】

【課題を解決するための手段】したがって、上記課題を解決するために、請求項1に記載の発明には、複数の走査線と複数のデータ線とがマトリクス状に配置されたマトリクス型表示装置において、画像データを記憶する第

1記憶手段と、複数の電圧を発生する第1電圧発生手段と、画像データに応じて、上記複数の電圧から1つの電圧を選択する第1選択手段と、上記データ線を駆動する少なくとも增幅器を含む第1駆動手段と、上記第1駆動手段の出力電圧ばらつきを検出する第1検出手段と上記第1駆動手段の出力電圧ばらつきの状態を記憶する第2記憶手段と、上記第1駆動手段の出力電圧を補正する第1補正手段とを備えることを特徴としている。

【0019】また、請求項2に記載の発明には、上記第1補正手段は、上記第2記憶手段に記憶された補正データに応じて上記増幅器を構成する対をなす差動入力段の一方に流れる電流値を可変させることにより上記増幅器のオフセット電圧値を可変させるものであることを特徴としている。

【0020】また、請求項3に記載の発明には、上記第1補正手段は、上記増幅器の差動入力段の第1トランジスタに並列に接続した第2トランジスタと、上記第2トランジスタのゲート電極に第1スイッチと第2スイッチの一端を接続し、上記第1スイッチの他端を上記第1選択手段の出力端または上記増幅器の出力端に接続し、上記第2スイッチの他端を上記第2トランジスタのソース電極に接続し、前記補正データに応じて上記第1スイッチおよび第2スイッチを開閉し上記第2トランジスタを活性または非活性状態とすることで上記増幅器の差動入力段の一方に流れる電流値を可変させることを特徴としている。また、請求項4に記載の発明には、上記第1検出手段は、2つの増幅器の出力電圧を比較する第1比較回路と、2つの増幅器の出力電圧差をデジタルデータに変換する第1A/D変換回路とを備えることを特徴としている。

【0021】また、請求項5に記載の発明には、上記増幅器の出力端子に第3スイッチと第4スイッチを並列に接続し、出力電圧ばらつき検出時に、上記第3スイッチおよび第4スイッチを制御する第1スイッチ制御回路を備えることを特徴としている。

【0022】また、請求項6に記載の発明には、上記第1比較回路と上記第1A/D変換回路は、それぞれ1個づつまたは3個づつあることを特徴としている。

【0023】また、請求項7に記載の発明の駆動方法には、表示装置に入力される画像データを第1記憶手段に記憶する第1記憶ステップと、表示装置を駆動する際に、表示装置で使用される複数の電圧を発生する第1電圧発生ステップと、画像データに応じて、前記複数の電圧から1つの電圧を選択する第1選択ステップと、少なくとも増幅器を含む駆動手段で、前記データ線を駆動する第1駆動ステップと、第1駆動ステップによる出力電圧のばらつきを検出する第1検出手段と第1駆動ステップによる出力電圧のばらつきの状態を第2記憶手段に記憶する第2記憶ステップと、第1駆動ステップによる出力電圧を補正する第1補正ステップとを有すること

を特徴としている。

【0024】また、請求項8に記載の発明には、増幅器の電圧ばらつき検出をする第1検出ステップは、増幅器の出力電圧が最大または最小となる基準増幅器を選び、基準増幅器の出力電圧に対して他の増幅器の出力電圧の差をデジタルデータに変換し、前記第2記憶手段に記憶することを特徴としている。

【0025】また、請求項9に記載の発明には、増幅器の電圧ばらつき検出をする第1検出ステップは、表示装置の電源投入時または補正信号により任意の時間に行うことを行なうことを特徴としている。

【0026】また、請求項10に記載の発明には、上記増幅器の電圧ばらつきを検出する第1検出ステップの前に、表示装置の画面を全白などすべて同じ表示色にし、上記増幅器の電圧ばらつきを検出している時に、走査線駆動を非選択状態で停止することを特徴としている。

【0027】また、請求項11に記載の発明には、複数の走査線と複数のデータ線とがマトリクス状に配置されたマトリクス型表示装置において、画像データを記憶する第3記憶手段と、前記画像データに応じた電流値で前記データ線を駆動する少なくとも電流源を含む第2駆動手段と、上記第2駆動手段の出力電流ばらつきを検出する第2検出手段と、上記第2駆動手段の出力電流ばらつきの状態を記憶する第4記憶手段と、上記第2駆動手段の出力電流を補正する第2補正手段とを備えることを特徴としている。

【0028】また、請求項12に記載の発明には、上記第2駆動手段は、上記画像データに応じて制御される第1電流源と、第1電流源の電流ばらつきを補正する第2電流源とを備え、上記第2電流源は、前記第3記憶手段に記憶した補正データに応じて活性または非活性状態となるように制御することを特徴としている。

【0029】また、請求項13に記載の発明には、上記第2電流源は、重み付けした複数の電流源で構成することを特徴としている。

【0030】また、請求項14に記載の発明には、上記第2検出手段は、2つの電流源の出力電流を比較する第2比較回路と、2つの電流源の出力電流差をデジタルデータに変換する第2A/D変換回路とを備えることを特徴としている。

【0031】また、請求項15に記載の発明には、上記第1電流源の出力端子に第5スイッチと第6スイッチを並列に接続し、出力電流ばらつき検出時に、上記第5スイッチおよび第6スイッチを制御するスイッチ制御回路を備えることを特徴としている。

【0032】また、請求項16に記載の発明には、上記第2比較回路と上記第2A/D変換回路は、それぞれ1個づつまたは3個づつあることを特徴としている。

【0033】請求項17に記載の発明には、前記表示装置に入力される画像データを第3記憶手段に記憶する第

3記憶ステップと、前記画像データに応じた電流値に基づいて、少なくとも電流源を含む駆動手段で、前記データ線を駆動する第2駆動ステップと、前記第2駆動ステップの出力電流ばらつきを検出する第2検出ステップと、前記第2駆動ステップの出力電流ばらつきの状態を第4記憶手段に記憶する第4記憶ステップと、前記第2駆動ステップの出力電流を補正する第2補正ステップとを備えることを特徴とする。

【0034】また、請求項18に記載の発明には、上記第1電流源の電流ばらつき検出は、出力電流が最大または最小となる基準電流源を選び、上記基準電流源の出力電流に対して他の第1電流源の出力電流の差をデジタルデータに変換し上記第4記憶手段に記憶することを特徴としている。

【0035】また、請求項19に記載の発明には、上記第1電流源の電流ばらつき検出は、表示装置の電源投入時または補正信号により任意の時間に行なうことを行なうことを特徴としている。

【0036】また、請求項20に記載の発明には、上記第1電流源の電流ばらつきを検出する前に、表示装置の画面を全白などすべて同じ表示色にし、上記第1電流源の電流ばらつきを検出している時には、走査線駆動を非選択状態で停止することを特徴としている。

【0037】

【発明の実施の形態】次に、本発明について図面を参照して説明する。

【0038】図1は、本発明の第1の実施の形態の表示装置のデータ駆動回路を概略的に示すブロック図である。

【0039】本発明の第1の実施の形態の表示装置のデータ駆動回路100は、複数の抵抗を直列に接続した抵抗ストリング回路（図示なし）で構成され、液晶などのガンマ特性に合わせた複数の電圧値を発生する階調電圧発生回路1と、表示装置に表示される画像データを記憶する画像データ記憶回路3と、複数のアナログスイッチ（図示なし）で構成され、階調電圧発生回路1で発生した複数の電圧値から画像データ記憶回路3に記憶されたデジタルデータに応じて、1値を選択する階調電圧選択回路2と、画像データに応じて選択された電圧を受け、所定の電圧で液晶などのデータ線を駆動する増幅器4と、増幅器4の電圧ばらつきを検出する電圧検出回路7と、増幅器4の電圧ばらつきの状態を記憶する補正データ記憶回路6と、増幅器4の出力電圧ばらつきを補正する電圧補正回路5とを備える。

【0040】より詳細に説明すると、本発明の第1の実施の形態の表示装置のデータ駆動回路100の階調電圧発生回路1は、液晶などのガンマ特性に合わせた複数の電圧値を発生する回路で、複数の抵抗を直列に接続した抵抗ストリング回路（図示なし）で構成される。カラー有機EL表示装置では、赤色、緑色、青色で駆動電圧が

異なるため、階調電圧発生回路1はそれぞれの色ごとに必要になる。

【0041】本発明の第1の実施の形態の表示装置のデータ駆動回路100の階調電圧選択回路2は、階調電圧発生回路1で発生した複数の電圧値から、画像データ記憶回路3に記憶されたデジタルデータに応じて、1値選択する回路で、複数のアナログスイッチで構成される(図示なし)。画像データ記憶回路3は、周知のラッチ回路やRAMなどで構成される。

【0042】画像データは、シフトレジスタ回路(図示なし)などでクロック信号などに同期して順次画像データ記憶回路3に記憶される。

【0043】画像データに応じて選択された電圧は、増幅器4に入力され、所定の電圧で液晶などのデータ線を駆動する。

【0044】マトリクス型表示装置では、 $176 \times 240$ 画素の場合、カラー表示だと $176$ ライン×3(RGB)の528個のデータ線があり、データ線を駆動する回路が複数個必要になり、半導体集積回路や低温ポリシリコンなどのようにガラス基板上に回路を製造する場合、製造ばらつきにより、増幅器4の出力電圧値がばらつく。

【0045】本発明では、さらに、その増幅器4の電圧ばらつきを検出する電圧検出回路7を備え、増幅器4の電圧ばらつきの状態を補正データ記憶回路6(ラッチ回路など)に記憶し、電圧補正回路5で増幅器の出力電圧ばらつきを補正する。

【0046】次に、図2または図4を参照して、本発明の第1の実施の形態の表示装置のデータ駆動回路100の各増幅器の電圧補正の方法について、補正データが1ビットの場合の例を説明する。

【0047】電圧補正回路5は、一方の差動入力トランジスタQ2に補正トランジスタQ3を並列に接続し、補正データに応じて補正トランジスタQ3のゲート電圧を制御して増幅器4のオフセット電圧を補正する。この場合の補正是増幅器のオフセット電圧を理想値にするのではなく、オフセット電圧が最大の増幅器に近づける。

【0048】補正データが0の場合、補正トランジスタQ3のソース電圧がゲート電極に印加され補正トランジスタは非活性状態となり電流は流れない。補正データが1の場合、階調電圧選択回路で選択した電圧が補正トランジスタQ3のゲート電極に印加され補正トランジスタは活性状態となり電流I3が流れる。このように増幅器の差動段に流れる電流値を可変して増幅器のオフセット電圧を制御することができる。ここでは、補正トランジスタが1個の場合を例に説明したが、重み付けした複数個の補正トランジスタをトランジスタQ2に並列に接続してもよい。

【0049】次に、増幅器4の電圧ばらつき検出時の回路を図5に示す。各増幅器の出力端子をデータ線および

2つのスイッチに接続する。2つのスイッチの一方は基準線11(C1, C3, C5)に、他方は比較線12(C2, C4, C6)に接続する。基準線11と比較線12は、図6に示すようにA/D変換回路13とコンパレータ14に接続する。

【0050】各増幅器の相対電圧ばらつきの検出は、すべての増幅器が同じ電圧を出力するように同一の画像データ(液晶なら灰色表示、有機ELなら全白表示など)を画像データ記憶回路に転送する。

【0051】次に、コンパレータ14で、2つの増幅器の電圧値を比較して、電圧が大きい方の増幅器を基準線11に接続するようにスイッチ制御回路10で制御する。これを(増幅器数-1)回繰り返すことによって、オフセット電圧が最大の増幅器が選ばれる。コンパレータ14で、最大オフセット電圧または最小オフセット電圧となる増幅器を選択する理由は、電圧補正回路5の構成を簡単にするためである。

【0052】各増幅器の出力電圧値は、理想電圧値(オフセット電圧が0)に対してプラスまたはマイナス方向にばらつく。各増幅器の電圧ばらつきを理想電圧値に近づけるためには、2つの差動入力段に流れる両方の電流値を可変することになり、差動入力段の両方に電圧補正回路が必要になる。

【0053】このように、補正データを検出する前にオフセット電圧が最大となる増幅器を選ぶことによって、一方の差動入力段に流れる電流だけを調整すればよいため電圧補正回路が簡単になる。

【0054】次に、最大オフセット電圧値となる増幅器を基準に各増幅器の出力電圧の差をA/D変換回路13で検出し、検出したデジタルデータを補正データ記憶回路6に記憶する。補正データのビット数は、増幅器の電圧ばらつきの実力値と、表示むらが人間の目で認識できる電圧差の値によって決定される。

【0055】液晶表示装置では、約5mV以下の電圧差であれば、表示むらは認識できないので、分解能を5mV程度とする。製造ばらつきなどにより増幅器のオフセット電圧が最大20mVばらつく場合、補正ビット数は2ビット(0, 5, 10, 15mVの4段階の補正量)でよい。

【0056】製造ばらつきが大きい時は、さらに補正データのビット数を増やすべし。このように、補正データが2ビットでも増幅器の電圧ばらつきを十分に補正することができる。有機ELでは、液晶表示装置より人間の目で表示むらが認識できる電圧差が小さいので、補正ビットは3ビット程度必要となる。

【0057】1出力あたりの補正データを検出する時間は、増幅器の出力が安定するまでの時間が最低必要で小型の液晶パネル用では約10μs程度である。

【0058】全出力の補正データを検出する時間は、(コンパレータで比較する時間+A/D変換する時間)

×出力数になるため ( $10\ \mu s + 10\ \mu s$ ) ×出力数分になる。コンパレータとA/D変換回路がそれぞれ1個の場合、 $20\ \mu s \times 528 = 10,56\ ms$ かかるが、コンパレータとA/D変換回路をそれぞれ赤色、青色、緑色ごとにすることで3、 $52\ ms$ 程度まで短くできる。

【0059】補正データを検出するタイミングは電源投入時に、補正信号（図5のcall信号）に信号を自動的に入力することで使用条件（温度など）の変化に対して補正することができる。

【0060】補正データ検出中の表示エラーは、有機ELなど自発光型の場合、陽極電圧の投入時間を遅らせることで回避できる。透過型液晶表示では、バックライトの点灯を遅らせればよい。

【0061】反射型液晶表示装置では、補正データ検出中に表示エラーが生じる可能性があるが、走査線の駆動をすべての走査線が非選択状態で停止すれば表示されないので、電源投入から検出完了まで走査線の駆動を非選択状態で停止することで表示エラーを回避できる。補正データの検出は、電源投入時点だけでなく任意の時間にしてもよい。

【0062】次に、本発明の第2の実施の形態の表示装置のデータ駆動回路について説明する。図7は、本発明の有機ELなど電流駆動型表示装置のデータ駆動回路のブロック図、図8は図7の詳細図で、補正データが2ビットの場合を例に説明する。

【0063】本発明の第2の実施の形態の表示装置のデータ駆動回路と従来技術との違いは、データ線を駆動する電流源が1つである点である（以下この電流源を主電流源と呼ぶ）。

【0064】本発明の第2の実施の形態の表示装置のデータ駆動回路の主電流源21は、図8に示すような1個のトランジスタ（21-1）で構成され、主電流源21の電流値Ixは、トランジスタ（21-1）に印加するゲート電圧で制御される。従来、複数の電流源で駆動していたため、単調増加性の確保が難しかったが、電流源を1つにすることで単調増加性が確保される。

【0065】有機ELでは、輝度と電流は線形性があるが、輝度と電圧は非線形であるため、階調電圧発生回路1で有機ELの輝度特性に合うように複数の電圧値を発生させ、階調電圧選択回路2で1値選択して電流源に印加する。

【0066】本発明には、主電流源の電流ばらつきを補正するために重み付けした複数の補正電流源23があり、主電流源の電流ばらつきを電流検出回路24で検出し、補正データで補正電流源23を制御しデータ線に流れる電流値を補正する。

【0067】補正データが0の場合、図8の補正選択回路22のスイッチ端子（22-1、22-3）側に接続することで、補正電流源23のトランジスタ（23-

1）およびトランジスタ（23-1）のそれぞれのゲートにソース電圧が印加され電流源は非活性状態となる。補正データが1の場合、図8の補正選択回路22のスイッチ端子（22-2、22-4）側に接続することで、補正電流源23のトランジスタ（23-1）およびトランジスタ（23-1）のそれぞれのゲートに階調電圧選択回路2で選択した電圧が印加され、補正電流源23は活性状態となり、主電流源21に対して所定の率の電流値が流れる。

【0068】補正電流源23の電流値は、主電流源21の電流値に対し数%になるように設定される。主電流源21のドレインと補正電流源23のドレインはデータ線にそれぞれ接続されており、主電流源21の電流と補正電流源23の電流を加算することで、補正された電流値でデータ線を駆動する。

【0069】次に、補正データの検出方法について説明する。ここでも第1の実施の形態と同様に、最大電流値となる主電流源をコンパレータ13で選択し、最大電流値となる主電流源に対して各主電流源の電流ばらつき状態を補正データとして記憶する。

【0070】このように最大電流値の主電流源を基準に他の主電流源の電流値を補正することで、主電流源の電流値に補正電流源の電流値を加算するだけ（減算する回路がいらない）なので補正電流源の回路構成が簡単になる。有機ELの陽極、陰極が逆になる場合は、最小電流値となる主電流源を基準にし、補正電流源で電流値を減算すればよい。

【0071】次に、補正データのビット数について説明する。電流駆動型の有機EL表示装置で、1階調あたり $20\ nA$ 程度流す場合、人間の目で表示むらが認識できない程度に電流値を補正するには、分解能を少なくとも $10\ nA$ 程度にする必要がある。

【0072】画像データが6ビット（64階調表示）では、最大電流 $20\ nA \times 64 = 1,280\ nA$ の電流を流すことになるが、電流ばらつきは5%以上ばらつくことがある。

【0073】これを補正するには、補正データを3ビットで分解能を主電流源の電流値の1%（ $12.8\ nA$ ）程度にすれば、0～7%の範囲（8段階）で補正が可能である。電流ばらつきが7%以上の場合、補正データのビット数を増やすか、分解能を1%以上にするなど変更すればよい。

【0074】補正電流源が複数のトランジスタから構成されるので、補正電流源の単調増加性が失われる可能性があるが、主電流源の電流ばらつき量（ $1,280\ nA \times 5\% = 64\ nA$ ）に比べれば、補正電流源の電流ばらつき量（ $1,280\ nA \times 7\% \times 5\% = 4.48\ nA$ ）は小さく、人間の目で表示むらが認識できない電流値となるので問題ない。

【0075】次に、本発明の第3の実施の形態の表示裝

置のデータ駆動回路について説明する。図9は、本発明の有機ELなど電流駆動型表示装置の別のデータ駆動回路の詳細図である。

【0076】本発明の第3の実施の形態の表示装置のデータ駆動回路と本発明の第2の実施の形態の表示装置のデータ駆動回路との違いは、主電流源と補正電流源のゲート電圧をスイッチ26とコンデンサ25で構成するサンプル・ホールド回路に保持する点である。

【0077】本発明の第2の実施の形態の表示装置のデータ駆動回路は、各駆動回路ごとに階調電圧選択回路で選択した電圧を電流源のゲートに印加していたが、サンプル・ホールド回路にすることで、階調電圧を保持することができ、各駆動回路ごとあった画像データ記憶回路および階調電圧選択回路の削減ができる。

【0078】本発明の第2の実施の形態の表示装置のデータ駆動回路例に比べ、本発明の第3の実施の形態の表示装置のデータ駆動回路では、サンプル・ホールド回路自体の電圧ばらつきが発生するため電流ばらつきが大きくなるが、サンプル・ホールド回路の電圧ばらつきによる主電流源の電流ばらつきも本発明で同時に補正することができる。この場合、補正データのビット数を4ビット程度にすればよい。

#### 【0079】

【発明の効果】以上説明したように、本発明によれば、表示装置の縦線むらの原因であるデータ駆動回路の電圧ばらつきや電流ばらつきを、2乃至4ビット程度の少ない補正データで製造ばらつきだけでなく経時変化や温度変化によるばらつきも補正することができるため、表示むらのない良好な表示を得ることができる。

#### 【0080】

##### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態の表示装置の第1のデータ駆動回路の構成を示すブロック図である。

【図2】図1に記載の本発明の第1の実施の形態の表示装置の第1のデータ駆動回路の電圧補正回路の詳細図である。

【図3】本発明の第1の実施の形態の表示装置の第2のデータ駆動回路の構成を示すブロック図である。

【図4】図3に記載の本発明の第1の実施の形態の表示装置の第2のデータ駆動回路の電圧補正回路の詳細図である。

【図5】本発明の第1の実施の形態の表示装置のデータ駆動回路の増幅器の電圧ばらつきを検出する回路図である。

【図6】本発明の第1の実施の形態の表示装置のデータ駆動回路の電圧検出回路の詳細図である。

【図7】本発明の第2の実施の形態の表示装置のデータ駆動回路の構成を示すブロック図である。

【図8】本発明の第2の実施の形態の表示装置のデータ駆動回路の構成を示すブロック図の詳細図である。

【図9】本発明の第3の実施の形態の表示装置のデータ駆動回路の構成を示すブロック図の詳細図である。

【図10】本発明の実施の形態の表示装置のデータ駆動回路の電流源の電流ばらつきを検出する電流検出回路図である。

【図11】本発明の実施の形態の表示装置のデータ駆動回路の電流源の電流検出回路の詳細図である。

【図12】液晶の透過率-電圧特性図である。

【図13】有機EL液晶の輝度-電圧特性図である。

【図14】従来のデータ線駆動回路（電圧駆動型）のブロック図である。

【図15】従来のデータ線駆動回路（電流駆動型）のブロック図である。

【図16】液晶表示装置データ線駆動回路の補正手段のブロック図である。

【図17】TFT液晶セルの等価回路図である。

【図18】有機ELセルの第1の等価回路図である。

【図19】有機ELセルの第2の等価回路図である。

【図20】有機ELセルの第3の等価回路図である。

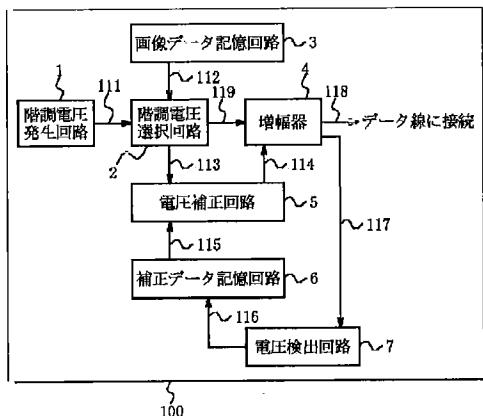
【図21】従来の表示装置の第1のマトリクス型表示装置略図である。

【図22】従来の表示装置の第2のマトリクス型表示装置略図である。

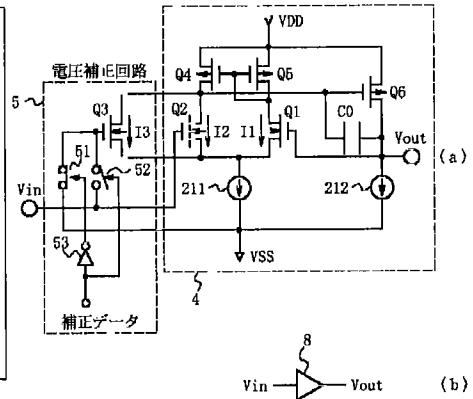
##### 【符号の説明】

- 1 階調電圧発生回路
  - 2 階調電圧選択回路
  - 3 画像データ記憶回路
  - 4 増幅器
  - 5 電圧補正回路
  - 6 補正データ記憶回路
  - 7 電圧検出回路
  - 9 選択スイッチ
  - 10 SW制御回路
  - 11 基準線
  - 12 比較線
  - 13 A/D変換回路
  - 14 コンパレータ
  - 21 主電流
  - 22 補正選択回路
  - 23 補正電流源
- 100, 300, 700, 1400 表示装置のデータ駆動回路

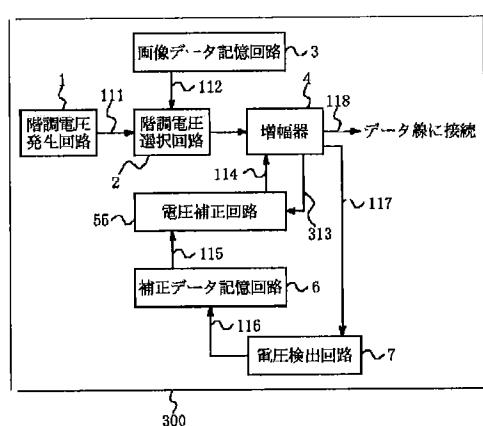
【図1】



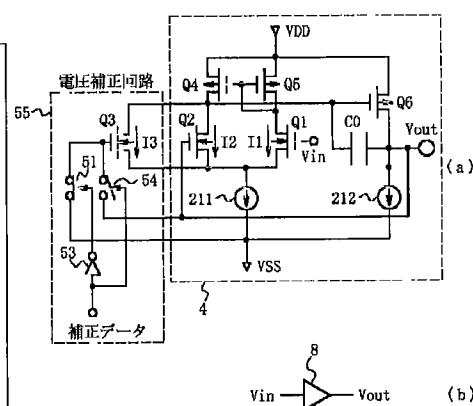
## 【図2】



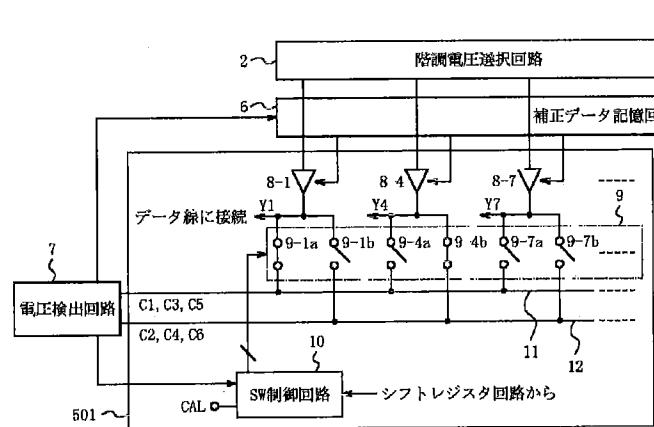
【図3】



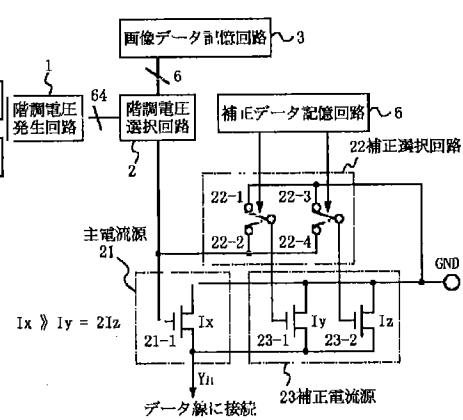
〔圖4〕



〔図5〕



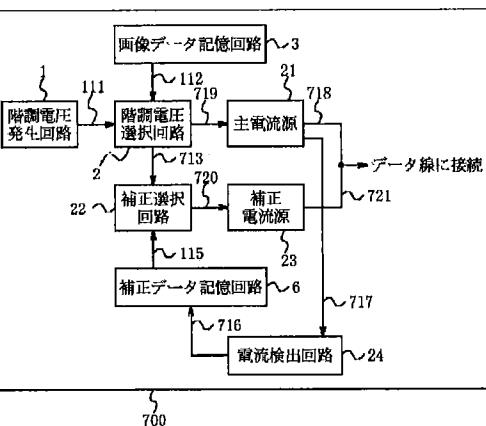
【图8】



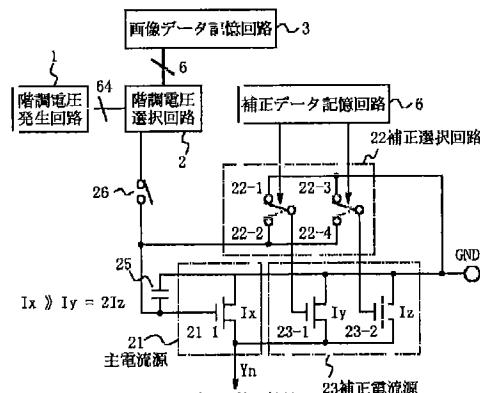
【図6】



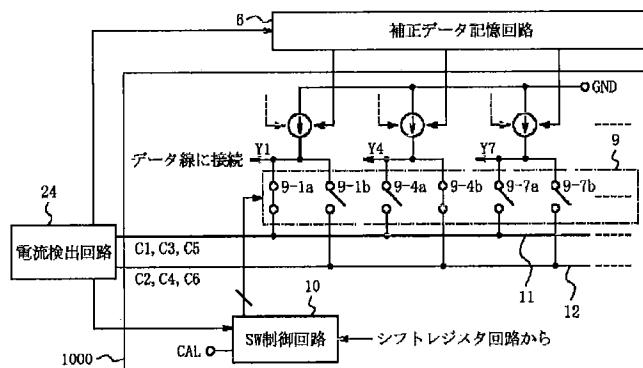
【図7】



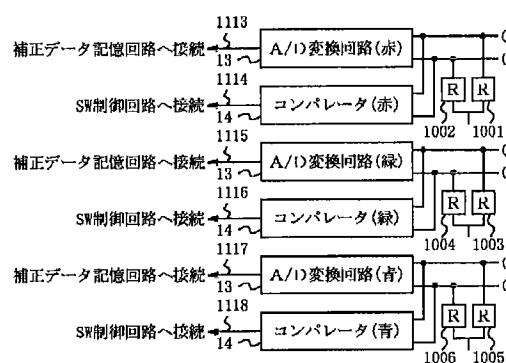
【図9】



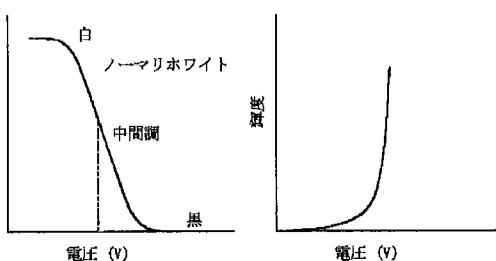
【図10】



【図11】

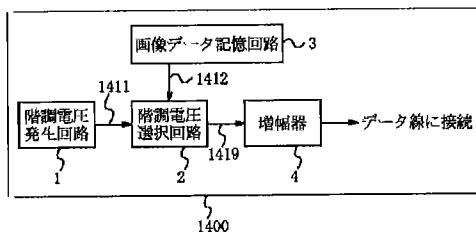


【図12】

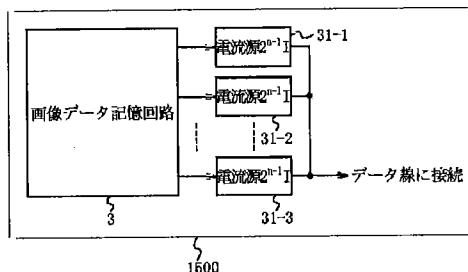


【図13】

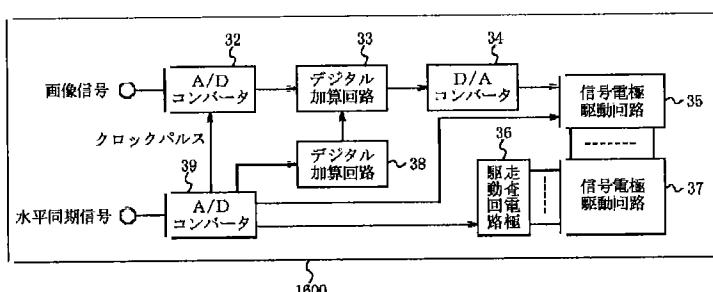
【図14】



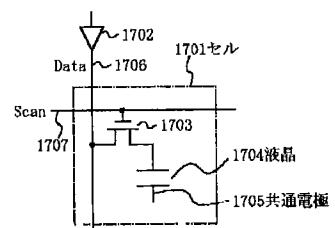
【図15】



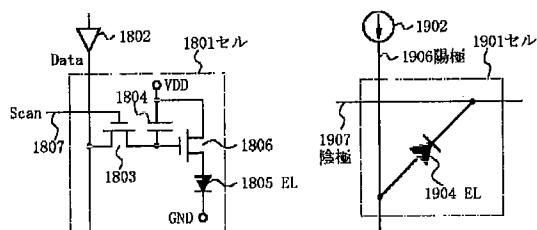
【図16】



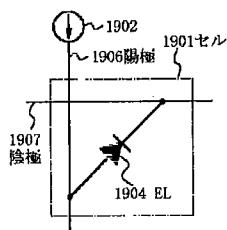
【図17】



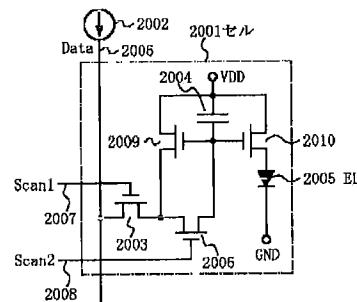
【図18】



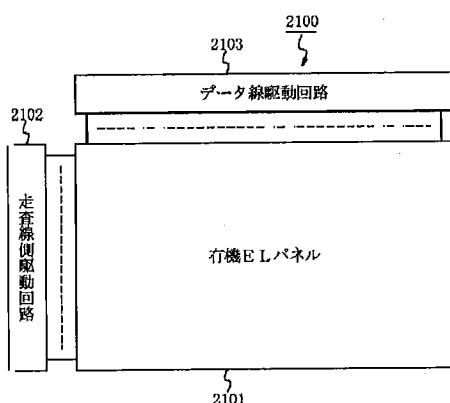
【図19】



【図20】

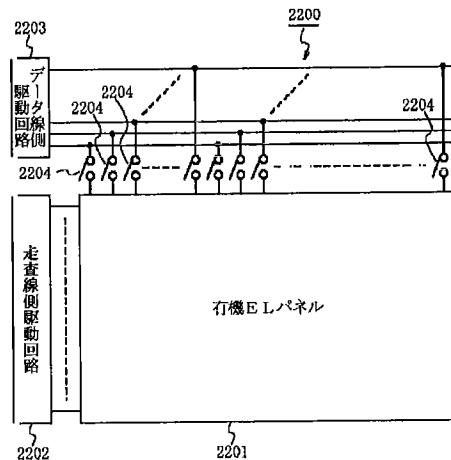


【図21】



(専2) 03-295828 (P2003-295828A)

【図22】



フロントページの続き

(51) Int.C1.7	識別記号	F I	(参考)
G 0 9 G 3/20	6 3 1	G 0 9 G 3/20	6 3 1 V
	6 4 1		6 4 1 D
	6 4 2		6 4 2 A
	6 7 0		6 4 2 P
			6 7 0 D
			6 7 0 J

F ターム(参考) 5C080 AA06 BB05 CC03 DD05 DD20  
DD22 DD28 DD29 EE29 EE30  
FF03 FF11 GG15 GG17 HH09  
JJ02 JJ03 JJ05 KK07